

BEST AVAILABLE COPY

(19)日本国特許庁 (JP)

(12) 公開特許公報(A)

(1)特許出願公開番号

特開平5-343540

(43)公開日 平成5年(1993)12月24日

(51)Int.Cl.⁵
H 01 L 21/90
21/31

識別記号 序内整理番号
J 7735-4M

FIG

技術表示箇所

9274-4M

HOL 21/95

審査請求 実請求 請求項の数 4(全 4 頁)

(21)出題番号

封期平4-150206

(22) 出題日

平成4年(1992)6月10日

(71) 出國人 0000001232

日本電気株式会社

日本電気株式会社
東京都渋谷区恵比寿二丁目2番1号

(72) 金門縣 檸榔 菜脯

東京都港区芝五丁目7番1号日本電気株式会社内

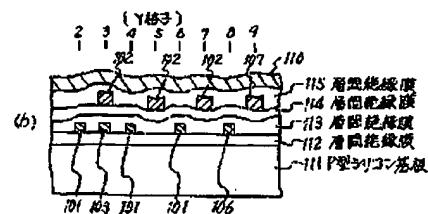
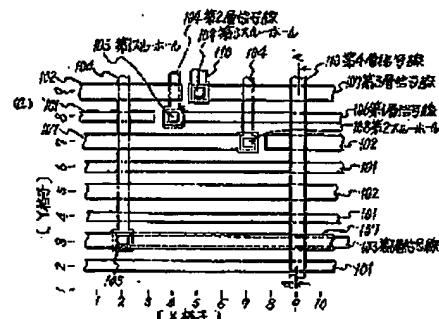
(74)代理人 埃爾士 袁本 直播 (外2名)

(54)【発明の名称】 半導体装置

(57) [要約]

【目的】多層配線を有する半導体装置において層間絶縁膜の平坦性を向上させ、多層配線の断線等の発生を防止する。

【構成】多層配線の信号配線の存在しない領域に第1層のダミー配線101を偶数格子に配置し、第3層のダミー配線102を奇数格子に配置することにより層間遮絶層113、114、115の平坦性を改善する。このダミー配線による寄生容量の増加はダミー配線を全格子に配置した場合より低減でき、多層配線の微細化及びより一層の多層化が可能になる。



1

【特許請求の範囲】

【請求項1】半導体基板上に設定した配線格子上に配線を配置して設けた多層配線を有する半導体装置において、前記多層配線の最上層配線以外の少くとも1層の配線層の偶数格子上又は奇数格子上に配置して設けたダミー配線を有することを特徴とする半導体装置。

【請求項2】複数配線層の内の一つの配線層の偶数格子上に配置して設けたダミー配線と前記配線層と異なる他の配線層の奇数格子上に配置して設けたダミー配線とを有する請求項1記載の半導体装置。

【請求項3】偶数層目の配線層に設けた配線と奇数層目の配線層に設けた配線が互に直交して配置され、且つ前記偶数層目の配線層の少くとも1層と奇数層目の配線層の少くとも1層の配線層に設けたダミー配線を有する請求項1記載の半導体装置。

【請求項4】偶数層目の配線層に設けた配線と奇数層目の配線層に設けた配線が互に直交して配置され且つ前記偶数層目の配線層と奇数層目の配線層のうちいずれか一方の配線層のみに配置されたダミー配線を有する請求項1記載の半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は半導体装置に関し、特に多層配線を有する半導体装置に関するもの。

【0002】

【従来の技術】従来の多層配線を有する半導体装置の一例として4層アルミニウム配線の場合について図面を参照して説明する。

【0003】図4(a)、(b)は従来の半導体装置の一例を説明するための平面図及びB-B'線断面図である。

【0004】図4(a)、(b)に示すように、CADにより配線された配線のY格子3、8上の第1層信号線103はそれぞれX格子2、4上の第2層信号線104と第1スルーホール105で接続されている。X格子7上の第2層信号線104とY格子7上の第3層信号線107とは第2スルーホール108で接続され、Y格子9上の第3層信号線107とX格子5上の第4層信号線110とは第3スルーホール109で接続されている。X格子6、9上の第4層信号線110は通過信号線である。

【0005】ここで、4層アルミニウム配線は、P型シリコン基板111上の層間絶縁膜112の上に形成され、各層の信号線103、107、110の層間には層間絶縁膜113、114、115が形成されている。そして層間絶縁膜113はその上層の信号線のステップカバレッジの改善、段切れ防止のため、プラズマCVD法による酸化シリコン膜と塗布ガラス(スピンドルガラス)膜を用いて、下層の信号線により生じる段部をなめらかに平坦化してある。

2

【0006】

【発明が解決しようとする課題】この従来の多層配線では、層間絶縁膜113の平坦化が不十分であるため、下層の配線が密集している領域、例えば図4(b)に示すように、Y格子7から9までの領域では、層間絶縁膜113は平坦化されているが、下層の配線が疎な領域、例えば図4(b)に示すY格子1から3までの領域では層間絶縁膜113は十分には平坦化されず、第4層信号線110のステップカバレッジが悪化するという問題点があった。

【0007】また、上層の配線例えば図4(b)に示すように、第4層信号線110を加工する際にY格子3上の第1層信号線103と第3層信号線107が重なった部分と、Y格子5、6の下層の信号線がない部分では1.5~2.0μmの段差が生じるため、目合せ、露光時に焦点が合わず、フォトレジスト膜のバーニングができないという問題があった。また、たとえフォトレジスト膜がバーニングできたとしても、Y格子3の部分のフォトレジスト膜が通常より薄くなっているため、ドライエッティング時にフォトレジスト膜が消先して第4層信号線110もエッティングされ断線するという問題点があった。

【0008】この問題を解決する手段としては、配線のない領域全てにダミー配線を配置するという方法があるが、この方法では、配線容量つまり、同層の隣接配線間の容量及び下層の配線間及び上層配線間の容量が増加し、回路動作が遅くなるという問題があった。

【0009】

【課題を解決するための手段】本発明の半導体装置は、半導体基板上に設定した配線格子上に配線を配置して設けた多層配線を有する半導体装置において、前記多層配線の最上層配線以外の少くとも1層の配線層の偶数格子上又は奇数格子上に配置して設けたダミー配線を有する。

【0010】

【実施例】次に、本発明について図面を参照して説明する。

【0011】図1及び図2(a)、(b)は本発明の第1の実施例を説明するための設計手順に従って示した平面図及びA-A'線断面図である。

【0012】まず、図1に示すように、自動配線をする前にY格子の偶数格子上に第1層ダミー配線101を配置し、奇数格子上に第3層ダミー配線102を配置しておく。

【0013】次に、図2(a)、(b)に示すように、集積回路を構成するのに必要な信号線を配線する。つまり、Y格子3、8の第1層信号線103、106とX格子2、4の第2層信号線104とは第1スルーホール105でそれぞれ接続され、Y格子7の第3層信号線107とX格子7の第2層信号線104は、第2スルーホー

ル108で接続され、Y格子9の第3層信号線107とX格子5の第4層信号線110は第3スルーホール109で接続されている。そして、X格子9の第4層信号線110はこの平面内で通過している信号線である。

【0014】Y格子8には、自動配線の前には第1層ダミー配線101が配置してあるが、自動配線により、第1層信号線106として使用するため、第1層ダミー配線101は切断され、1部は第1層信号線106となり、それ以外はそのまま第1層ダミー配線101となる。またY格子7、9の第3層ダミー配線102も同様に1部は第3層信号線107として使用され、それ以外はダミー配線102として使用する。

【0015】また、各配線層間の層間絶縁膜113、114、115はプラズマCVD法による酸化シリコン膜と塗布ガラス（スピンドルガラス）膜により平坦化されており、Y格子2、3、4の領域では、第1層信号線103の両側に第1層ダミー配線101があり、第1配線層の上の層間絶縁膜113は、完全に平坦化され、またY格子5から9までの領域では、第1層ダミー配線101及び第1層信号線106は、1ピッチおきに配置され、完全には平坦化されないものの、かなり良く平坦化された層間絶縁膜113となり、第3層ダミー配線102と第3層信号線107は層間絶縁膜114の凹部に配置されるため、段差を緩和し、層間絶縁膜115はほぼ完全に平坦化されている。

【0016】図3(a)、(b)は本発明の第2の実施例を説明するための設計手順に従って示した平面図である。

【0017】まず、図3(a)に示すように、自動配線をする前にY格子の偶数格子に第3層ダミー配線102を、X格子の奇数格子に第2層ダミー配線301を配置しておく。

【0018】次に、図3(b)に示すように、第1の実施例と同様の設計手順により信号線を配置する。なお、配線の接続状態については第1の実施例と同様であるので省略する。

【0019】本実施例においても、第2及び第3配線層にダミー配線が配置されており、層間絶縁膜の平坦性が大幅に改善できる。また本実施例は、第1配線層にはダミー配線がないが、トランジスタセル内に適用した場合、第1配線層はトランジスタセル内の配線に多く使用され、密接しているため、ダミー配線を使用しなくても層間絶縁膜は平坦になっており、さらに平坦化が改善されることになる。

【0020】

【発明の効果】以上説明したように本発明では、ダミー配線を偶数格子または奇数格子上に、形成することによ

り、層間絶縁膜の平坦性を向上して上層配線層の段差による配線の断線等を防止できるという効果を有する。

【0021】例えば、4層配線構造では、4層目のアルミ配線の下層の層間絶縁膜の高い部分と低い部分の段差は従来1.5～3.0μmであったものが0.5μm以下になり、4層目の配線のステップカバレッジはほぼ100%になる。また、この段差が低減されたため、スルーホール形成工程や配線形成工程のフォトレジスト膜の膜厚がチップ内ではほぼ均一になり露光時に焦点が部分的に合わないという問題がなくなり、微細パターンングが可能になり、配線層の増加、即ち、従来、4層配線であったものが6～8層配線まで可能となる。

【0022】また、配線容量は、ダミー配線の付加により隣接配線との容量が増加するが、ダミー配線が全格子にある場合、配線容量の増加は約20%であるのに比べ、本発明の配線容量の増加は、5%以下に低減される。

【0023】また、ダミー配線を配置する格子を上層と下層の配線で変えることにより、層間絶縁膜の凹凸を緩和し、平坦性をさらに改善することができる。

【0024】このように本発明は、層間絶縁膜の平坦化により、多層配線の微細化、多層化を更に向上でき、また配線容量の増加も低く抑え、半導体装置の高集積化、高性能化を図ることができる。

【図面の簡単な説明】

【図1】本発明の第1の実施例を説明するための設計手順に従って示した平面図。

【図2】本発明の第1の実施例を説明するための設計手順に従って示した平面図及びA-A'線断面図。

【図3】本発明の第2の実施例を説明するための設計手順に従って示した平面図。

【図4】従来の半導体装置の一例を説明するための平面図及びB-B'線断面図。

【符号の説明】

101	第1層ダミー配線
102	第3層ダミー配線
103	第1層信号線
104	第2層信号線
105	第1スルーホール
106	第1層信号線
107	第3層信号線
108	第2スルーホール
109	第3スルーホール
110	第4層信号線
111	P型シリコン基板
112, 113, 114, 115	層間絶縁膜
301	第2層ダミー配線

BEST AVAILABLE COPY

